

<http://cnews.ru/news/top/index.shtml?2009/09/23/362924>

Intel представила 22-нм чипы

23.09.09, Ср, 13:00, Мск, Текст: Сергей Попсулин / Фото: electronista.com

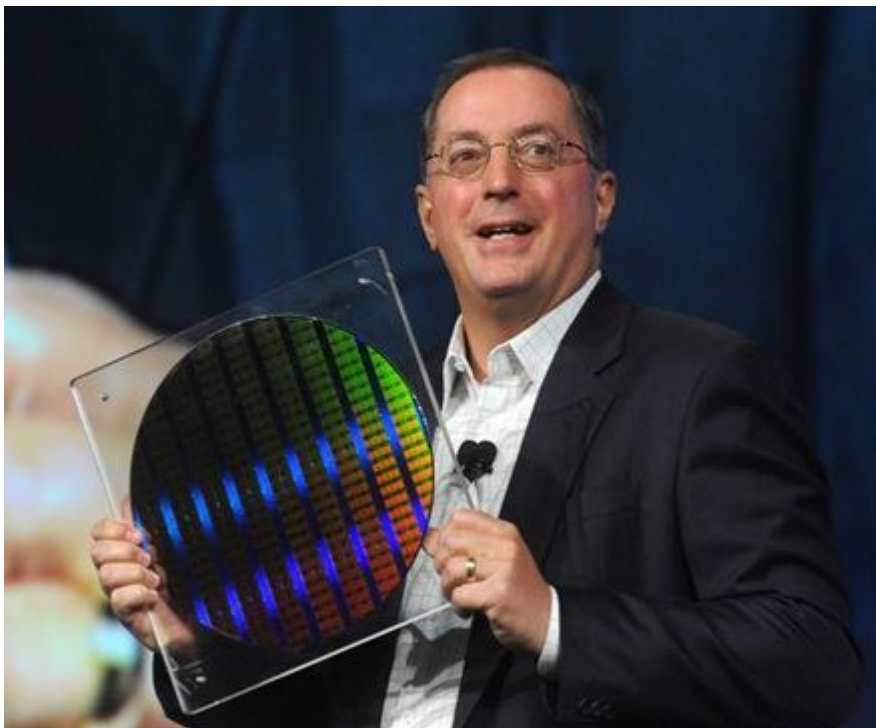
Корпорация Intel представила первые рабочие 22-нм чипы и объявила о выходе на рынок 32-нм процессоров Westmere в четвертом квартале 2009 г. Компания доказала состоятельность закона Мура, несмотря на мнение некоторых экспертов о том, что предел уменьшения элементарной базы уже достигнут.

Президент и главный исполнительный директор корпорации [Intel](http://www.intel.com) Пол Отеллини (Paul Otellini) вчера, 22 сентября 2009 г., на конференции Intel Developer Forum, проходящей в Сан-Франциско, представил кремниевую подложку, содержащую первые в мире рабочие чипы, изготовленные по нормам 22-нм технологического процесса. С применением этой технологии были изготовлены тестовые ячейки памяти SRAM (Static RAM – статическая память со случайным доступом), а также логические цепи, которые будут использоваться в будущих микропроцессорах Intel.

Чипы, изготовленные Intel по 22-нм технологии, содержат по 364 миллиона битов SRAM-памяти и более 2,9 млрд транзисторов, размещенных на поверхности площадью величиной с ноготь. Ячейки SRAM, используемые в рабочих образцах чипа, отличаются рекордно малой площадью – всего 0,092 кв. микрона. Продемонстрированные чипы базируются на третьем поколении транзисторной технологии high-k с металлическими затворами, благодаря чему обеспечиваются улучшенная производительность и меньший ток утечки. «Мы лишний раз доказали, что закон Мура все еще в силе, и что он будет оставаться состоятельным и в будущем, - заявил Отеллини, подчеркнув, что компания существенно продвинулась на пути коммерциализации 22-нм процессоров, которые будут еще быстрее существующих. В компании сообщили, что к настоящему моменту продали более 200 млн процессоров с технологией high-k (первые процессоры high-k были представлены два года назад – Penryn, 45 нм).

В настоящий момент компания запускает в производство первые 32-нм процессоры (кодированное название чипов – Westmere), с четким соблюдением запланированного срока выхода на рынок в четвертом квартале 2009 г. Процессоры Intel Westmere будут поддерживать технологии Intel Turbo Boost и Hyper-Threading, а также новый набор команд для ускоренного шифрования и дешифровки посредством алгоритма Advanced Encryption Standard (AES). Технология Intel Turbo Boost динамически повышает тактовую частоту процессора максимум на 75% от базовой в случае необходимости, удовлетворяя потребности приложений и пользователей, не представляя угрозы тепловому разрушению устройства (перегрева). Технология Hyper-Threading позволяет видеть одно физическое ядро процессора как два логических и, таким образом, выполнять большее число

вычислительных процессов одновременно. Для реализации этой технологии необходимо, чтобы ее поддерживал не только процессор, но и чипсет, и операционная система. Наконец, процессоры Westmere впервые в продуктовой линейке Intel будут обладать интегрированным графическим ядром, которое будет размещено на том же куске кремния, что и вычислительные ядра центрального процессора.



CEO Intel Пол Отеллини показывает подложку с 22-нм чипами

После перехода на 32-нм технологию, компания Intel представит новую микроархитектуру – Sandy Bridge, следуя принципу развития «тик-так» (первый год – новый техпроцесс, второй год – новая архитектура и так далее). Архитектура Sandy Bridge также подразумевает размещение графического ядра на том же кристалле, что и вычислительные ядра центрального процессора. Возможности продуктов на базе Sandy Bridge были продемонстрированы на конференции.

Корпоративный вице-президент и генеральный директор Intel Architecture Group **Шон Мэлони** (Sean Maloney) представил результаты полупроводниковых разработок на базе архитектуры Larrabee. Данное кодовое название объединяет семейство находящихся в стадии разработки сопроцессоров с упором на графических задачах. Для пользователей компьютеров на базе данного решения результатом станут исключительные визуальные эффекты, говорится в пресс-релизе компании. Появление первого решения на базе Larrabee запланировано на 2010 г. Первоначально Larrabee появится на отдельных графических платах, но со временем архитектура будет интегрирована в центральный процессор наряду с массой других технологий.

Также Intel объявила о запуске программы Intel Atom Developer для независимых поставщиков ПО и разработчиков приложений для устройств с процессорами Intel Atom. В рамках программы разработчики получают возможность создавать и продавать приложения для нетбуков, а в будущем – для карманных устройств и смартфонов. Программа призвана помочь сократить расходы на создание приложений, оптимизировать и ускорить процесс разработки и вывода на рынок. «Мы намерены стимулировать развитие решений с процессорами Intel Atom, ориентированных на мобильный образ жизни, — заявила вице-президент Intel и генеральный директор подразделения Intel Software and Services Group **Рене Джеймс** (Renee James). — Нетбуки стали одними из самых востребованных устройств на рынке, однако их потенциал ограничен отсутствием оптимизированных под маленький размер и экран приложений. Новая программа предлагает разработчикам возможность создавать полезные и оригинальные продукты, которые раскроют потенциал этих систем, вместе с тем сформировав новые каналы дистрибуции». О намерении открыть магазины по продаже приложений для Atom-устройств уже заявили [Acer](#) и [Asustek](#). Набор инструментов в рамках программы Intel Atom Developer будет доступен участникам в конце осени 2009 г.

Помимо этого, представители Intel рассказали о серверных процессорах Nehalem-EX, которые предложат еще больший прирост производительности, чем тот, который предложили процессоры семейства Intel Xeon 3000 по сравнению с чипами предшествующего поколения. Мэлони также представил семейство процессоров Intel Xeon 3000 с TDP 30 Вт, предназначенным для так называемых «микросерверов», а также рассказал о процессорах Jasper Forest, несущих архитектуру Nehalem на рынок встраиваемых решений. Конференция IDF продлится до 24 сентября.