

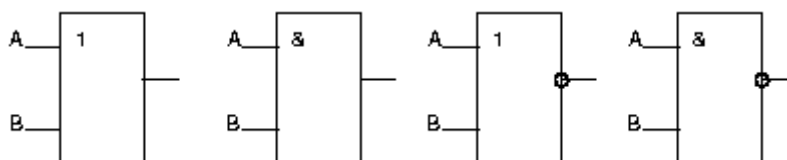
Источник: И.П. Степаненко, «Основы микроэлектроники», *Лаборатория базовых знаний*, 2003

Реализация элементарных логических функций.

Основные логические элементы: НЕ, И, И-НЕ, ИЛИ, ИЛИ-НЕ

Таблица истинности:

A	B	И	И-НЕ	ИЛИ	ИЛИ-НЕ
0	0	0	1	0	1
0	1	0	1	1	0
1	0	0	1	1	0
1	1	1	0	1	0



Основные характеристики логических схем

Средняя статическая потребляемая мощность

$$P_{\text{стат. ср.}} = \frac{1}{2} (P^0 + P^1)$$

В среднем, в работающей аппаратуре примерно половина ячеек находится в состоянии 1, а половина – в 0.

Динамическая потребляемая мощность

$$P_{\text{дин. ср.}} = A_{\text{ср}} \cdot \nu$$

$A_{\text{ср}}$ – работа переключения, ν – частота переключений.

Средняя продолжительность переключения пропорциональна емкости нагрузки C_n , а $A_{\text{ср}}$ пропорциональна питанию E^2

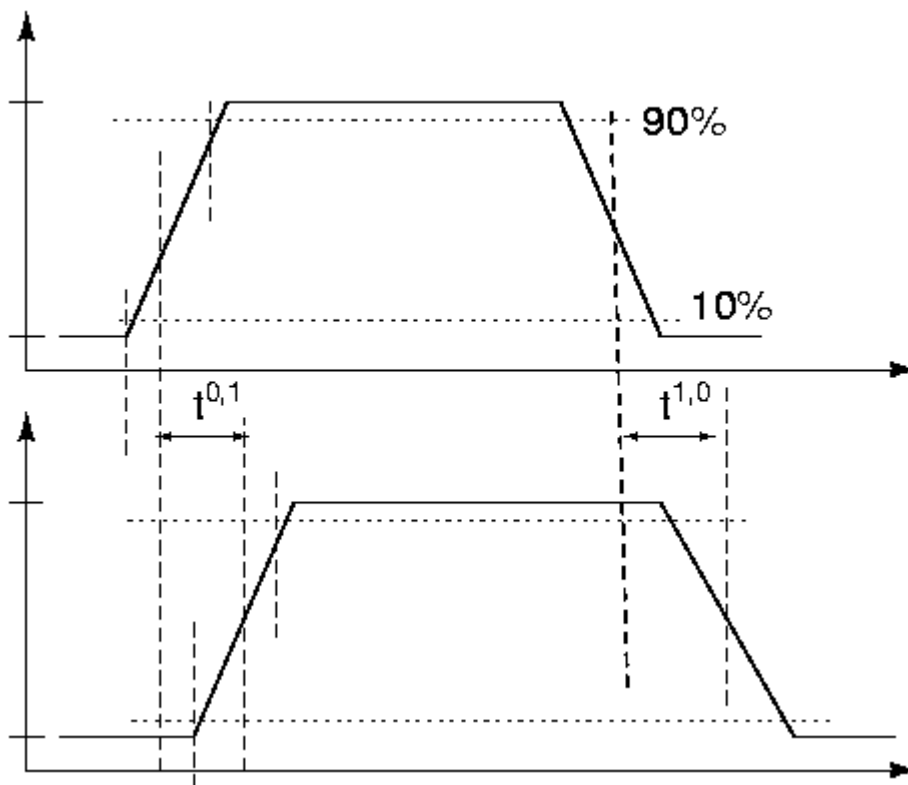
$$A_{\text{ср}} \sim E^2 \cdot C_n$$

Емкость пропорциональна площади элемента (транзистора).

$$A_{\text{ср}} \sim E^2 \cdot a^2$$

a – линейные размеры транзистора

Среднее время задержки распространения сигнала



$$t_{зд. ср.} = \frac{1}{2}(t^{1,0} + t^{0,1})$$

$t^{1,0}$ и $t^{0,1}$ времена задержки между фронтами выходного и входного импульсов при включении и выключении. Времена измеряются на уровне $\frac{1}{2}$ от полной амплитуды импульса. Выход измеряемого элемента соединен со входом аналогичного.

Коэффициент разветвления по выходу

$K_{раз}$ - Допустимое число нагрузок, подключаемых к выходу элемента. (подключаются входы аналогичных элементов). Ограничено рабочим током элемента и входными сопротивлениями, емкостями элементов, временем переключения.

Понятие о помехоустойчивости логического элемента.

Помимо полезных сигналов на на ключи действуют паразитные сигналы обусловленные внешними электро-магнитными помехами или внутренними процессами, происходящими в соседних цепях. Индифферентность элемента к паразитным сигналам называют помехозащищенностью (помехоустойчивостью).

Помехоустойчивость принято измерять в величине сигнала (вольт), который еще не вызывает ложного переключения. Статическая помехоустойчивость – $U_{п.ст.}$ - максимально допустимое напряжение статической помехи. (статическая помеха – время ее действия \gg времени переключения элемента)

Сравнительная таблица параметров типов логически схем:

Тип логики	$P_{стат. ср.}, мВт$	$t_{зд. ср.}, нс$	$A_{ср.}, пДж$	$K_{раз}$	$U_{п.ст.}$
ТТЛ	1 - 20	5 - 20	50 - 100	10	0,8 - 1
ТТЛШ	1 - 20	2 - 10	10 - 50	10	0,5 - 0,8
ЭСЛ	20 - 50	0,5 - 2	20 - 50	10 - 20	0,2 - 0,3
МОП	1 - 10	20 - 200	50 - 200	10 - 20	2 - 3

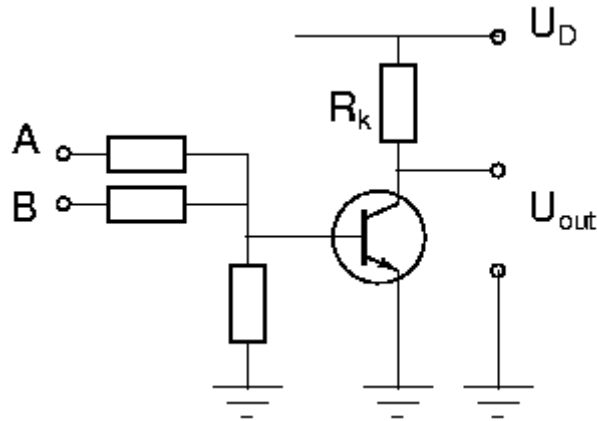
Тип логики	$P_{\text{стат. ср.}}$, мВт	$t_{\text{зд. ср.}}$, нс	$A_{\text{ср.}}$, пДж	$K_{\text{раз}}$	U п.ст.
КМОП	0,01 – 0,1	10 - 50	0,5 – 5,0	10 - 20	1 - 2
БиКМОП	0,01 – 0,1	2 – 10	2 - 20	10 - 100	1 - 2
МЭП	0,1 – 0,5	0,15 – 0,5	0,1 – 0,5	2 - 5	0,1 – 0,2

Семейства логических схем.

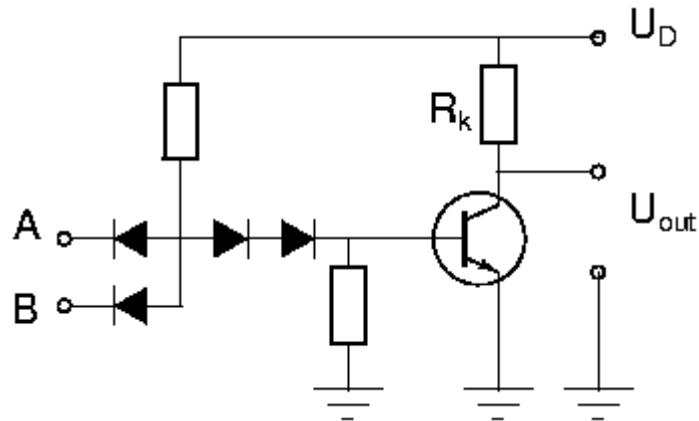
Транзисторно-транзисторная логика (ТТЛ)

Предшественниками ТТЛ были RTL и DTL.

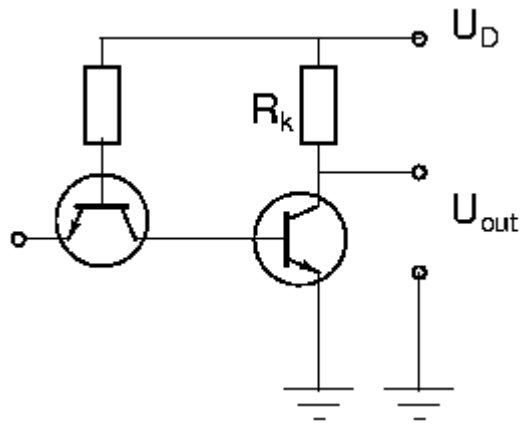
Простейшая схема на RTL для элемента ИЛИ-НЕ для случая положительной логики.



Вариант схемы И-НЕ для DTL в положительной логики



Многоэмитерный транзистор – логика ТТЛ. Вариант инвертора:



Многоэмитерный транзистор

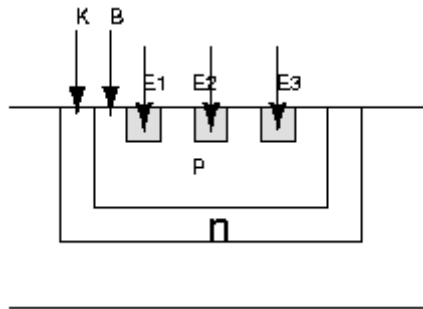
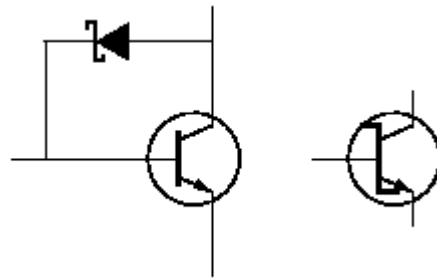


Схема И-НЕ с многоэмитерным транзистором – «аналогия» с ДТЛ

На смену первичным элементам ТТЛ в 70е годы пришли **ТТЛ с диодами Шоттки**.

Недостаток ТТЛ – невысокое быстродействие - при переключении между состояниями база насыщена неосновными зарядами – ток течет пока они все не уйдут из нее.

Между базой и коллектором включают переход Шоттки (работает как нелинейная обратная связь). В итоге электроны электроны из базы могут переходить в коллектор по этому диоду.



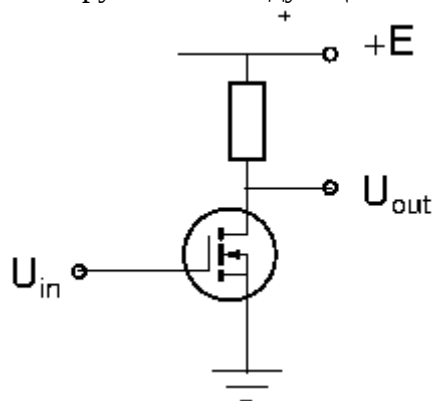
Свойства диода Шоттки – работа на основных носителях, отсутствие обратного тока, быстрый переход из прямого в обратное состояние.

ЭСЛ

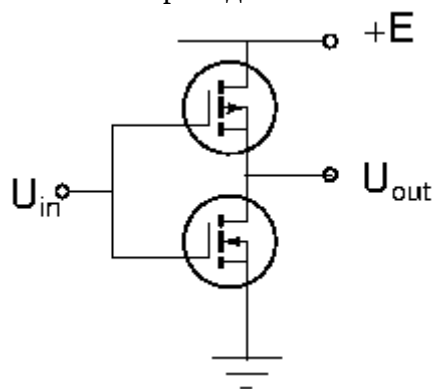
Основа ЭСЛ – дифф. усилитель. Транзисторы, составляющие схему выведены в линейный режим работы. Усиливается разность напряжений на входах схемы. Это по сути дела переключатель, находящийся в линейном режиме с физическими уровнями логического нуля = -1,6V и логической единицы= - 0,2V (они не совпадают с уровнями логического нуля и логической единицы для ТТЛ и CMOS логики (для ТТЛ и CMOS логики они близки)). Схемы передачи сигнала быстро и на дальние расстояния.

МОП, КМОП

Полевом транзисторе нет тока затвора – просто соединять и анализировать схемы. Логические уровни не зависят от нагрузки – последующих каналов.



Плохо что есть резистор – неудобно готовить в микросхеме и занимает много места - два транзистора противоположного типа проводимости:



Преимущество – низкое потребление – на пути от + к – всегда есть закрытый транзистор. Недостаток – медленный.

БиКМОП и МЭП

Достоинства ТТЛШ и ЭСЛ: - быстродействие.

Достоинства КМОП – низкая потребляемая мощность, высокая интеграция

БиКМОП – объединение Биполярных и МОП структуры. Ключи на МОП транзисторах, а в выходных схемах биполярные – результат – повышение быстродействия.

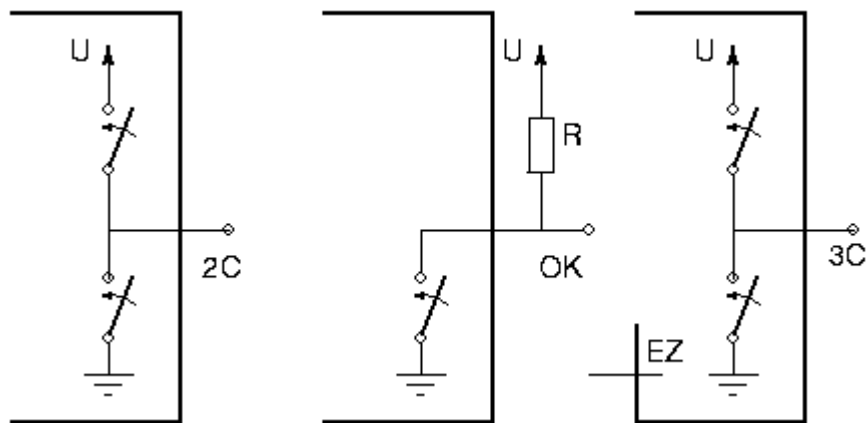
МЭП – схемы на полевых транзисторах с управляемым переходом металл-полупроводник. Выше быстродействие. Используется подложки из GaAs.

Выходы микросхем

Важным моментом при проектировании и использовании логических устройств является понимание характеристик выходов логических элементов.

Существует три базовых типа выходов:

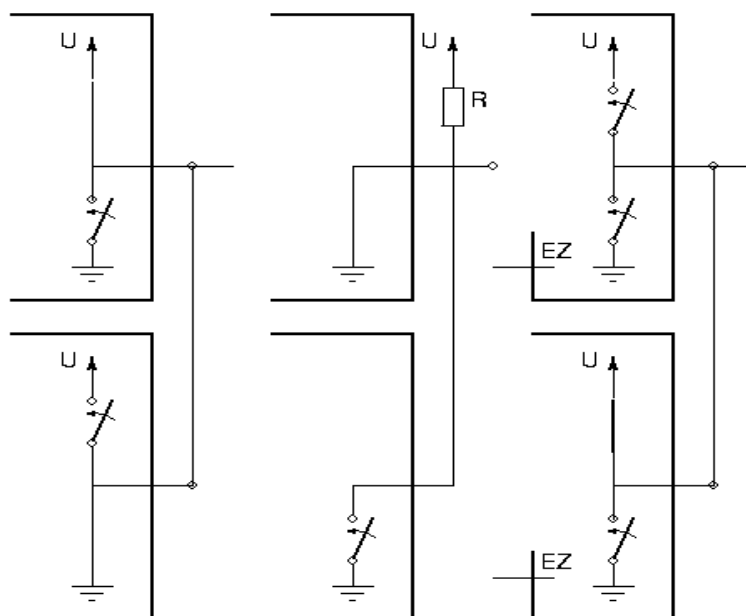
1. стандартный выход, два состояния (обозначается как 2С, 2S, TTL)
2. выход с открытым коллектором (ОК, ОС)
3. выход с тремя состояниями (3С, 3S) – к двум стандартным состояниям добавлено третье – пассивное – отключенный выход – «Z-состояние»



2C – невозможно объединение – короткое замыкание.

OK – все ок при 1,0 на будет выдаваться 0.

3C – обеспечивает более высокие выходные токи.



Объединение выходов - шинная организация – реальный пример объединения многих выходов.