

# Кремний на изоляторе

Материал из Википедии — свободной энциклопедии

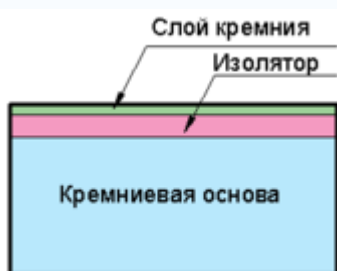


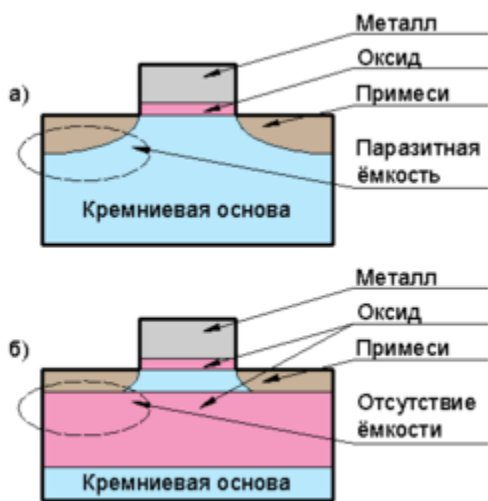
Схема КНИ-подложки

**Кремний на изоляторе (КНИ)** (англ. *Silicon on insulator, SOI*) — технология изготовления [полупроводниковых приборов](#), основанная на использовании трёхслойной подложки со структурой [кремний-диэлектрик-кремний](#) вместо обычно применяемых монокристаллических [кремниевых пластин](#). Данная технология позволяет добиться существенного повышения быстродействия [микроэлектронных схем](#) при одновременном снижении потребляемой мощности и габаритных размеров<sup>[1]</sup>. Так, например, максимальная рабочая частота схем, выполненных по технологическому процессу 130 [нм](#), может достигать 200 [ГГц](#)<sup>[2]</sup>. В перспективе, при переходе к технологическим процессам с меньшим размером активных элементов<sup>[3]</sup> (уже существующему 90 нм, или только разрабатываемому сейчас 10 нм), возможно ещё большее повышение этого показателя. Кроме собственно наименования технологии, термин «кремний на изоляторе» также часто употребляется в качестве названия поверхностного слоя кремния в КНИ-структуре.

## Содержание

- [1 Конструктивное исполнение](#)
- [2 Технология изготовления](#)
  - [2.1 Ионное внедрение](#)
  - [2.2 Сращивание пластин](#)
  - [2.3 Управляемый скол](#)
  - [2.4 Эпитаксия](#)
- [3 Использование в технике](#)
- [4 Примечания](#)
- [5 См. также](#)
- [6 Ссылки](#)

## Конструктивное исполнение



Схемы МОП-транзисторов, выполненных по технологиям:

- а) Классической
- б) КНИ

Подложка, выполненная по технологии кремний на изоляторе, представляет собой трёхслойный пакет, который состоит из монокристаллической кремниевой пластины, диэлектрика и размещённого на нём тонкого поверхностного слоя кремния. В качестве диэлектрика может выступать [диоксид кремния](#)  $\text{SiO}_2$  или, гораздо реже, [сапфир](#) (в этом случае технология называется «**кремний на сапфире**» или **КНС**). Дальнейшее производство полупроводниковых приборов с использованием полученной подложки по своей сути практически ничем не отличается от классической технологии, где в качестве подложки используется монокристаллическая кремниевая пластина.

В первую очередь технология КНИ находит применение в цифровых [интегральных схемах](#) (в частности, в [микросхемах](#)), большая часть которых в настоящее время выполняется с использованием [КМОП](#) (комплементарной логики на [МОП-транзисторах](#)). При построении схемы по данной технологии большая часть потребляемой мощности затрачивается на заряд паразитной ёмкости изолирующего перехода в момент переключения транзистора из одного состояния в другое, а время, за которое происходит этот заряд, определяет общее быстродействие схемы. Основное преимущество технологии КНИ состоит в том, что за счёт тонкости поверхностного слоя и изоляции транзистора от кремниевой основы удаётся многократно снизить паразитную ёмкость, а значит и снизить время её зарядки вместе с потребляемой мощностью.

## Технология изготовления

В настоящее время наиболее распространены КНИ-подложки, где в качестве изолятора выступает диоксид кремния. Такие подложки могут быть получены различными способами, основные из которых: [ионное внедрение](#), [сращивание пластин](#), [управляемый скол](#) и [эпитаксия](#)<sup>[4]</sup>.

### Ионное внедрение

Технология ионного внедрения так же известна как ионная имплантация, имплантация кислорода, ионный синтез захороненных диэлектрических слоев и SIMOX ([англ. Separation by IMplantation of OXygen](#)). При использовании данной технологии монокристаллическая

кремниевая пластина подвергается интенсивному насыщению [кислородом](#) путём бомбардировки поверхности пластины его [ионами](#) с последующим отжигом при высокой температуре, в результате чего образуется тонкий поверхностный слой кремния на слое оксида. Глубина проникновения ионов примеси зависит от уровня их энергии, а поскольку технология КНИ подразумевает достаточно большую толщину изолирующего слоя, то при производстве подложек приходится использовать сложные высокоточные ускорители ионов кислорода. Это обуславливает высокую цену подложек, изготовленных по этой технологии, а большая плотность дефектов в рабочих слоях является серьёзным препятствием при массовом производстве полупроводниковых приборов.

## Сращивание пластин

При использовании технологии сращивания пластин ([англ. wafer bonding](#)) образование поверхностного слоя производится путём прямого сращивания второй кремниевой пластины со слоем диоксида. Для этого гладкие, очищенные и активированные за счёт химической или плазменной обработки пластины подвергаются сжатию и отжигу, в результате чего на границе пластин происходят химические реакции, обеспечивающие их соединение<sup>[5]</sup>. Данная технология практически идеальна для изготовления КНИ-подложек с толстым поверхностным слоем, но с его уменьшением начинает нарастать плотность дефектов в рабочем слое, а, кроме того, усложняется технологический процесс и, как следствие, растёт стоимость готовых изделий. В результате, подложки с толщиной поверхностного слоя менее одного микрометра, которые наиболее востребованы при производстве быстродействующих схем с высокой степенью интеграции, имеют тот же набор недостатков, что и подложки, изготовленные по технологии ионного внедрения<sup>[4]</sup>.

## Управляемый скол

Технология управляемого скола или Smart Cut™, разработанная [французской](#) компанией [Soitec](#), объединяет в себе черты технологий ионного внедрения и сращивания пластин<sup>[6]</sup>. В данном технологическом процессе используются две монокристаллические кремниевые пластины. Первая пластина подвергается термическому окислению, в результате чего на её поверхности образуется слой диоксида, затем верхняя лицевая поверхность подвергается насыщению ионами [водорода](#) с использованием технологии ионного внедрения. За счёт этого в пластине создаётся область скола, по границе которой пройдёт отделение оставшейся массы кремния. По завершении процедуры ионного внедрения пластина переворачивается и накладывается лицевой стороной на вторую пластину, после чего происходит их сращивание. На завершающей стадии проводится отделение первой пластины, в результате которого на поверхности второй остаётся слой диоксида и тонкий поверхностный слой кремния. Отделённая часть первой пластины используется в новом производственном цикле.

Производство КНИ-подложек по технологии управляемого скола требует большого количества операций, но в его процессе используется только стандартное оборудование. Кроме того, важным достоинством пластин, полученных по этой технологии, является низкая плотность дефектов в рабочем слое.

## Эпитаксия

В случае использования эпитаксиальной технологии ([англ. seed method](#)) поверхностный слой образуется за счёт выращивания кремниевой плёнки на поверхности диэлектрика. Активные элементы, полученные на таких подложках, демонстрируют отличные рабочие характеристики, но большое число технологических проблем, связанных с

эпитаксиальным процессом, пока ещё не дают возможностей для массового внедрения этой технологии.

## Использование в технике

В настоящее время технология КНИ находит всё большее применение в различных полупроводниковых устройствах, наиболее ярким примером среди которых являются микропроцессоры. Перечень ряда устройств, произведённых с использованием КНИ-подложек, приведён ниже.

- [Opteron](#) — семейство процессоров компании [AMD](#), выпускаемых по технологическим процессам 130 нм (одоядерные) и 90 нм (одно и двухъядерные)
- [Cell](#) — восьмиядерный процессор, совместно разработанный компаниями [Sony](#), [Toshiba](#) и [IBM](#) (технологический процесс — 90 нм), используется в [игровой приставке Sony PlayStation 3](#)
- [Xenos](#) — трехъядерный процессор компании [IBM](#) (технологический процесс — 90 нм, 65 нм), используется в игровой приставке [Microsoft Xbox 360](#)
- [Broadway](#) — процессор компании [IBM](#) (технологический процесс — 90 нм), используется в игровой приставке [Nintendo Wii](#)

Девятое поколение процессоров [Intel Core 2](#), выполненных по технологическому процессу 65 нм, напротив, производится на основе обычных монокристаллических кремниевых пластин. Тот факт, что аналогичные процессоры от AMD, выпускаемые с использованием КНИ-подложек, не показывают сколько-нибудь заметных преимуществ, часто служит причиной скепсиса по отношению к технологии КНИ в целом. Однако следует учитывать, что производительность такого сложного устройства, каким является центральный процессор, зависит от очень многих факторов, среди которых особенности используемой технологии занимают далеко не первое место, а потому подобное сравнение лишено всякого смысла.

## Примечания

1. [↑ SOI technology for the GHz era](#)
2. [↑ Foundry productbrief03.pdf IBM 130-nm foundry technology platform](#)
3. [↑](#) Хотя технология КНИ может быть использована для построения любых полупроводниковых приборов, чаще всего речь идёт о [МОП](#)-транзисторах, характерным размером которых является длина канала, и именно эта величина указывается в наименовании технологического процесса
4. [↑ <sup>1</sup> <sup>2</sup> Исследование структур типа «кремний на пористом кремнии» и создание технологического процесса для производства приборов на их основе](#)
5. [↑ Инфракрасная спектроскопия кремниевых сращённых пластин](#)
6. [↑ Smart Cut™ A guide to the technology, the process, the products](#)

## См. также

- [Кремниевая пластина](#)
- [Напряжённый кремний](#)
- [Планарная технология](#)
- [Пористый кремний](#)
- [Фотолитография](#)

## Ссылки

- [SOI Technology: IBM's Next Advance In Chip Design](#) — Обзорная статья о КНИ и общих принципах функционирования современных цифровых микросхем
- [AMDboard](#) — Большая подборка ссылок на публикации, посвященные КНИ
- [Soitec](#) — Официальный сайт компании Soitec

Источник

«<http://ru.wikipedia.org/wiki/%D0%9A%D1%80%D0%B5%D0%BC%D0%BD%D0%B8%D0%B9%D0%BD%D0%B0%D0%B8%D0%B7%D0%BE%D0%BB%D1%8F%D1%82%D0%BE%D1%80%D0%B5>»

Категории: [Технологии \(электроника\)](#) | [Полупроводниковые приборы](#) | [Кремний](#)